

آزمایش دوم

اهداف:

آشنایی با مدارات ترتیبی و وابسته به پالس ساعت

شبیه سازی و پیاده سازی فلیپ فلاپ D

شبیه سازی و طراحی شیفت رجیستر

ایجاد سمبل در نرم افزار کوآرتوس

تئوری آزمایش

مدارات ترتیبی و فلیپ‌فلاپ‌ها

مدارات ترتیبی (Sequential Circuits) نوعی از مدارهای دیجیتال هستند که خروجی آن‌ها نه تنها به ورودی‌های فعلی، بلکه به وضعیت‌های قبلی مدار نیز وابسته است. این مدارها دارای حافظه هستند و می‌توانند اطلاعات را ذخیره کنند. در مقابل، مدارات ترکیبی (Combinational Circuits) تنها بر اساس ورودی‌های فعلی خروجی تولید می‌کنند.

مدارات ترتیبی از عناصر حافظه مانند فلیپ‌فلاپ‌ها استفاده می‌کنند تا اطلاعات را در خود نگه دارند. این مدارها در ساختارهایی مانند شمارنده‌ها، شیفت رجیسترها و ماشین‌های حالت استفاده می‌شوند.

فلیپ‌فلاپ‌ها و انواع آن

فلیپ‌فلاپ (Flip-Flop) یک مدار پایه‌ای حافظه‌ای است که می‌تواند یک بیت اطلاعات را ذخیره کند. فلیپ‌فلاپ‌ها بر اساس نوع عملکرد و نحوه تحریک به چند دسته تقسیم می‌شوند. انواع فلیپ‌فلاپ‌ها عبارتند از: فلیپ‌فلاپ SR (Set-Reset)، فلیپ‌فلاپ JK، فلیپ‌فلاپ D (Data or Delay)، و فلیپ‌فلاپ T (Toggle).

فلیپ‌فلاپ نوع D: فلیپ‌فلاپ D یک بیت داده را ذخیره کرده و در لبه بالارونده یا پایین‌رونده سیگنال کلاک (CLK) آن را به خروجی (Q) منتقل می‌کند.

شیفت رجیستر (Shift Register)

شیفت رجیستر مجموعه‌ای از فلیپ‌فلاپ‌هاست که می‌تواند داده‌ها را به صورت سریالی (یک بیت در هر زمان) یا موازی (چند بیت به صورت همزمان) ذخیره و انتقال دهد. این رجیسترها داده‌ها را با هر پالس کلاک یک موقعیت به چپ یا راست منتقل می‌کنند.

کاربردهای شیفت رجیستر شامل تبدیل داده‌ها، ذخیره‌سازی موقت اطلاعات، و انتقال داده در مدارات دیجیتال است.

بخش اول (پیش‌گزارش):

۱- با استفاده از بخش آنالیز زمانی (vector waveform) عملکرد مدار دیکدر و مالتی پلکسر آزمایش قبل را صحت

سنجی کنید و نتایج را در قالب جدول صحت ارائه دهید.

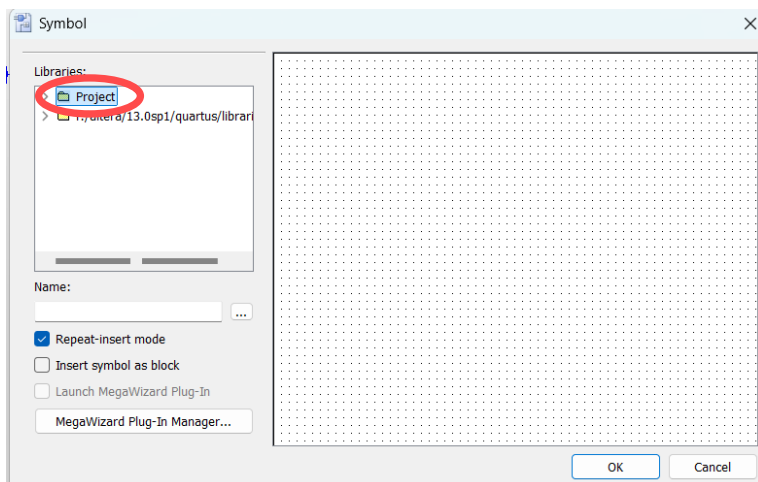
۲- شماتیک زیر را در نرم افزار کوآرتوس پیاده سازی نمایید.



The screenshot shows the Quartus II 32-bit application window. The title bar reads "Quartus II 32-bit - E:\phd\proffesor\az_system2\simulation\mine\lpm_counter\lpm - lpm". The "File" menu is open, and the "Create / Update" option is highlighted with a red circle. A secondary menu is displayed, showing "Create Symbol Files for Current File" highlighted with a red circle. Other options in the secondary menu include "Create HDL Design File from Current File...", "Create VHDL Component Declaration Files for Current File", and "Create Top-Level Design File From Pin Planner...". The background shows a logic diagram for an LPM counter.

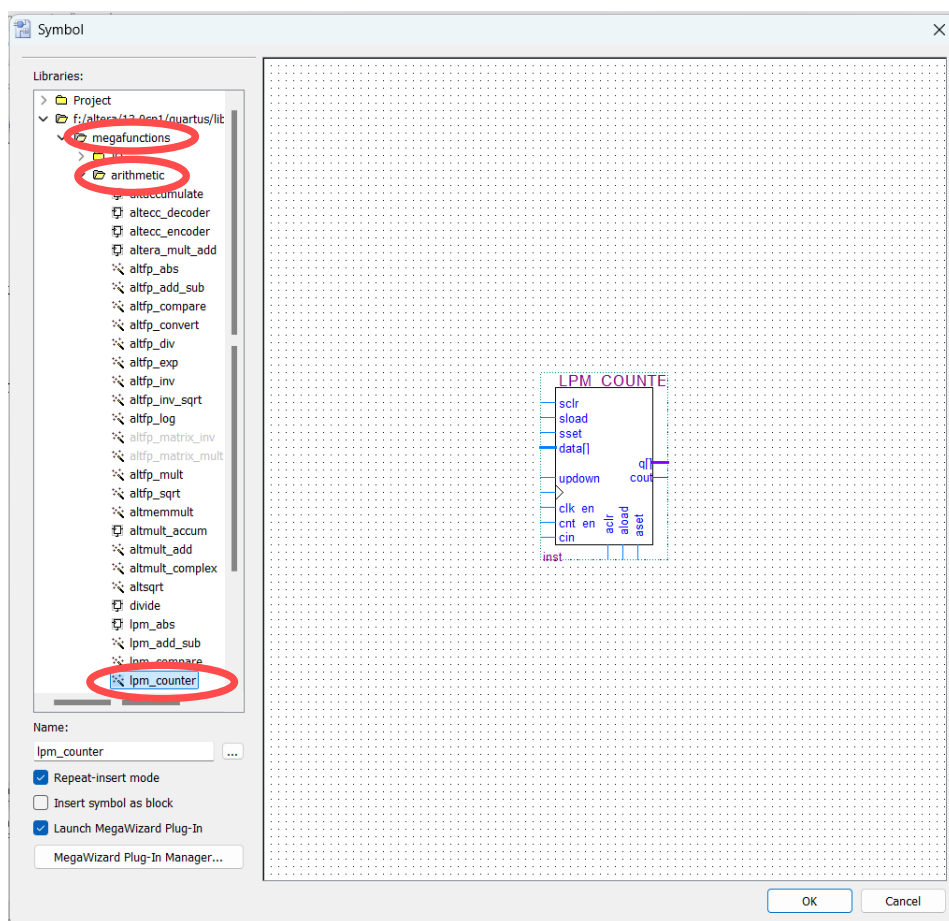
شکل ۲۴

سمبل فوق در قسمت انتخاب المان پوشه project یافت خواهد شد.

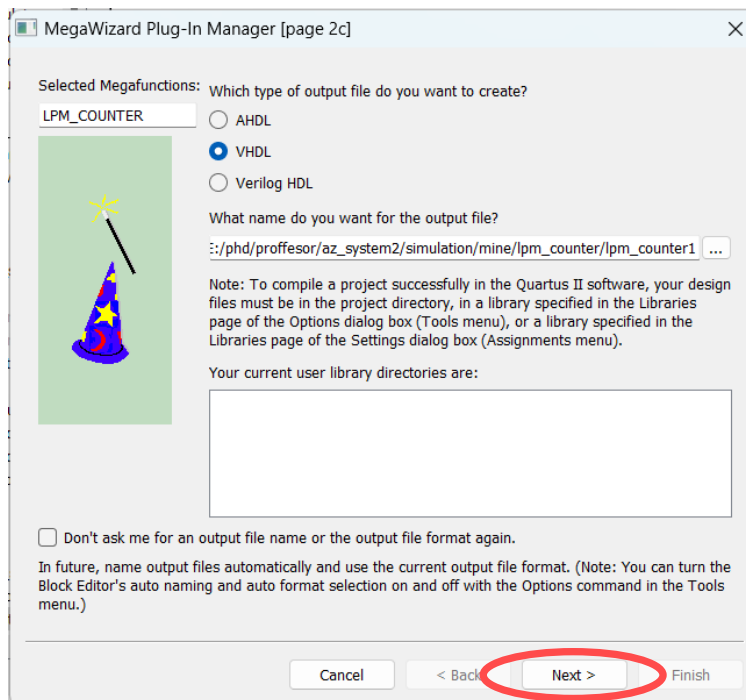


شکل ۲۵

۴- با استفاده از بخش آنالیز زمانی (vector waveform) عملکرد مدار را صحت سنجی کنید و نتایج را در قالب جدول صحت ارائه دهید.



شکل ۲۶

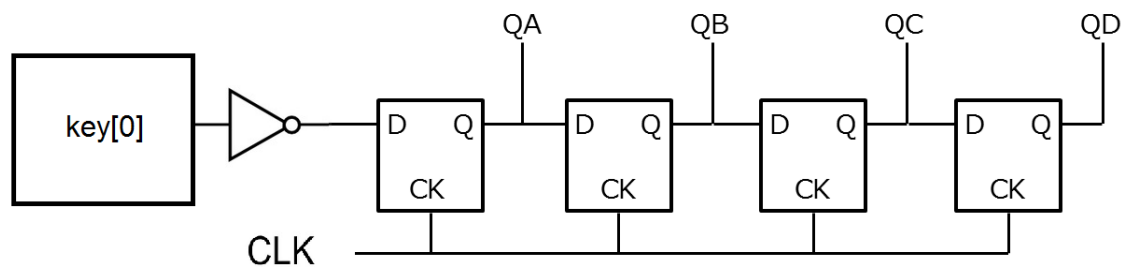


شکل ۲۷

- ۵- با استفاده از سمبل LPM_COUNTER یک پالس ساعت با فرکانس ۱ هرتز ایجاد کنید و از بخش از بخش آنالیز زمانی (vector waveform) عملکرد مدار را صحت سنجی کنید.

بخش دوم (بصورت عملی در آزمایشگاه)

- ۱- خروجی سمبل LPM_COUNTER که در قسمت ۵ بخش اول طراحی کردید به یکی از چراغ های نمایشگر ماژول اختصاص دهید و پروگرام نمایید.
- ۲- به کمک سمبلی که در قسمت ۳ بخش اول ساختید یه شیفت رجیستر ۴ بیتی به صورت شکل زیر طراحی کنید توجه داشته باشید که ورودی clk همان پالس ساعت تولید شده در قسمت ۵ بخش اول میباشد. ضمناً ورودی key کلید فشاری بر روی ماژول DE2-70 میباشد.



شکل ۲۸: شماتیک یک شیفت رجیستر طراحی شده توسط فلیپ فلاپ نوع D

بخش سوم

- ۳- تصویر خروجی FPGA و مراحل انجام کار را در گزارش کار ذکر کنید.
- ۴- در مورد کاربرد مدار فوق تحقیق نمایید و مراحل پیاده سازی را به صورت مختصر در قالب گزارش کار ارائه دهید.